

Conception ASIC numérique



Présentation

Code interne : ES7EN206

Description

L'objectif du module est de donner un aperçu du flot de conception d'un circuit numérique. Un cours introductif (2-3h) donne une vision globale des technologies des circuits numériques (logique CMOS, conception full-custom, librairie de cellules standards, gate arrays, etc...). L'accent est également mis sur les flots de conception d'un ASIC numérique ainsi que sur les problématiques liées à la conception d'un circuit intégré numérique de plusieurs millions de portes (complexité, automatisation du flot de conception, consommation d'énergie, ...). La suite du CI propose de synthétiser un simple compteur à l'aide d'outil de synthèse logique (Cadence RTL Compiler/ Synopsys design compiler). Le circuit est ensuite mappé à l'aide d'une librairie cellule standard CMOS. Le circuit obtenu est enfin simulé et vérifié sous contraintes temporelles à l'aide de l'outil de simulation Modelsim.

Pré-requis obligatoires

VHDL - module EN 113

Syllabus

- Introduction à l'automatisation des flots de conception de circuits numériques
- Prise en main autonome de l'outil design_vision (synopsys) à l'aide d'un tutorial
- Projet sur design_vision

Modalités de contrôle des connaissances



Évaluation initiale / Session principale - Épreuves

Type d'évaluation	Nature de l'épreuve	Durée (en minutes)	Nombre d'épreuves	Coefficient de l'épreuve	Note éliminatoire de l'épreuve	Remarques
Contrôle Continu Intégral	Contrôle Continu			1		

Infos pratiques

Contacts

Camille Leroux

✉ Camille.Leroux@bordeaux-inp.fr