

Architecture de base d'un processeurs



Présentation

Code interne : EE5EN114

Description

Cet enseignement a pour but de donner des bases solides aux étudiants dans l'optique d'une meilleure compréhension des architectures modernes des processeurs. Le cours est structuré autour de trois blocs de base : les processeurs, les mémoires et les réseaux d'interconnexions. Chacun de ces blocs est détaillé pour permettre aux étudiants de comprendre comment ils peuvent être intégrés pour construire des systèmes allant des plus simples (mono-cœur) au plus complexes (multi/many-cœurs). La spécification d'un jeu d'instructions est au coeur de cet enseignement.

L'organisation du module est la suivante:

1. Architecture et jeu d'instructions
2. Compilation, procédures et pile
3. Implémentation matériel d'un processeur
4. Mémoire

Pré-requis obligatoires

- EN102 - Electronique Numérique
- PG108 Unix - Langage C (1ère année)

Syllabus

- 1 - Architecture et jeu d'instructions
- 2 - Compilation, procédures et pile
- 3 - Implémentation matériel d'un processeur

Informations complémentaires

Architectures des processeurs

Bibliographie

Documents en ligne (pas de support papier)

Modalités de contrôle des connaissances

Évaluation initiale / Session principale - Épreuves

Type d'évaluation	Nature de l'épreuve	Durée (en minutes)	Nombre d'épreuves	Coefficient de l'épreuve	Note éliminatoire de l'épreuve	Remarques
Epreuve Terminale	Ecrit	90		1		sans document sans calculatrice

Seconde chance / Session de rattrapage - Épreuves

Type d'évaluation	Nature de l'épreuve	Durée (en minutes)	Nombre d'épreuves	Coefficient de l'épreuve	Note éliminatoire de l'épreuve	Remarques
Epreuve terminale	Ecrit	90		1		sans document sans calculatrice

Infos pratiques



Contacts

Responsable module

Christophe Jego

✉ Christophe.Jego@bordeaux-inp.fr